

# 低温多結晶シリコン成膜技術を用いた新規デバイス応用

Novel Device Applications using low temperature micro-crystalline Silicon Thin Film Technology

林 司*	東 名 敦 志*
T. Hayashi	A. Tomyo
稲 実 宏*	渡 邊 哲 也*
H. Inami	T. Watanabe
高 橋 英 治*	久 保 田 清*
E. Takahashi	K. Kubota
緒 方 潔*	
K. Ogata	

## 概 要

新規プラズマ源の開発により、ユニークな結晶性シリコン薄膜の形成ができるようになった。シリコン成長初期過程から結晶性の膜が得られる、数nmでは、ナノ結晶化シリコン(nc-Si)に、数十nm～数 $\mu$ mでは、柱状構造になっている。本稿では、数nmで形成される nc-Si を使用したメモリデバイスへの応用と、数 $\mu$ mで形成される柱状構造Siを使用した弾道電子面放出型デバイス(BSD)への応用を紹介する。

## Synopsis

It comes to be able to perform formation of a unique crystalline silicon thin film by development of the new plasma source. A crystalline film is obtained from an initial step of silicon growth. In several nm, it has nano crystalline silicon (nc-Si), and has pillar-shaped structure from dozens of nm to several micrometers. In this paper, the applications to the memory device which used nc-Si, and to the ballistic electron surface-emitting device (BSD) which used the pillar-shaped structure Si are introduced.

## 1. まえがき

シリコンは地球上で酸素につぎ2番目に多い元素と言われ、半導体や液晶デバイス製造に用いられる最も重要な元素であり、シリコンを中心にデバイス製造業は成り立っている。近年一部で新しい材料が入りつつあるがデバイス製造ラインとの親和性を考えたときシリコンプロセスは最も歓迎されるプロセスであることに変わりはない。半導体メモリは微細化が進み、特に携帯機器、携帯音楽機器は、ハードディスクからシリコンメモリ(フラッシュメモリ)に置換えられ、更なる高密度化が求められており、微細化・大容量化と同時に信頼性の維持が重要な課題となっている。集積回路の世代が進んでも、信

頼性確保のため、絶縁膜の厚みを薄くし難いことから、メモリ容量の増大のために多値化技術が採用されるようになってきている。あるいはその限界から全く別の方式の検討も活発である。ディスプレイの分野に於いては地上波デジタルハイビジョン化の進行と伴に、大型化と高精細化が同時進行しており、明るい場所で大型ハイビジョンテレビの動画をストレスなく観賞するためには、更なるブレークスルーが求められている。この課題解決のための取り組みとしてレーザ結晶化によりシリコンの移動度を飛躍的に高めて高精細化に対応する試みがなされているが、大型化に限界があり対応が困難な状況で、大型化対応可能なコンセプトでシリコンを高性能化できる手法が

\* 技術開発研究所

渴望されている。当社はこれまでビーム・プラズマ技術を駆使して、結晶性シリコン薄膜の形成技術を開発、400 以下の低温でガラス基板上にインキュベーション層なしで直接結晶性シリコン薄膜を形成する事に成功している。膜厚数nmでは、ナノ結晶化シリコン(nc-Si)が形成されており、膜厚数十nm～数μmでは、柱状構造になっている。本稿では、半導体メモリ用途の課題に対して、フローティングゲートである多結晶シリコンを、我々の低温プラズマ技術によって得られるnc-Siに置換するだけで大容量化と高信頼化を実現できる可能性を紹介する。提案する材料はシリコンであり、現有ラインのプロセスとの親和性は高い。さらに低温で形成できるため、他のプロセスへの影響は軽微で高集積化に適しており、将来、ガラスやフレキシブル基板等への適用も考えられる。また、ディスプレイ分野の課題に対しては、ブラウン管蛍光体技術をそのまま使用でき、高速応答が容易で高精細化でき、しかも消費電力の少ない電界放出型ディスプレイ(FED)の一種である弾道電子面放出型電子源デバイス(BSD)への柱状結晶化シリコンの応用を紹介する。電子源を画素毎に設置して薄型化したテレビである次世代の低消費電力ディスプレイとして開発が進んでいる。弾道電子面放出型電子源デバイスは、FED用途のみならず、平面光源としてや、広く電子源としての用途に期待されている。

## 2. 新規プラズマ源による結晶性シリコン薄膜形成

内部アンテナ型低インダクタンス誘導結合プラズマ源(ICP)を新規プラズマ源として採用した<sup>(1)</sup>。(詳細は、前稿に記載)。本プラズマ源は、高密度、低プラズマポテンシャル、低電子温度、大面積化が容易等の特徴を有している。我々は、これまでのビーム・プラズマ技術を駆使し、新規プラズマ源を用いて、ガラス基板等、異種基板上に低温で大面積に結晶性シリコン膜を直積形成する事ができるようになった。例えば、SiO<sub>2</sub>上にアモルファス層を挿まず、インキュベーション層なしで、結晶性のシリコンを形成できるのである。

図1は、結晶性シリコン薄膜の成長を10nm程度で止め、断面TEM観察を行った際の写真である<sup>(2)</sup>。円で囲んだ部分に、直径5～8nm程度の結晶性シリコンが形成されていることが確認できる。通常、熱CVD法により600 以上でnc-Siを形成する場合、基板上に半球状に結晶性のシリコンが成長するが、本法の場合、断面形状からの判断ではあるが真球状のnc-Siが形成されている様に見受けられる。何故、球状のnc-Siが形成されるのか原因の究明はできていないが、成膜温度400 以下でこのように明瞭にnc-Siが形成される事を確認している。

図2-1は、同様のプラズマ条件で結晶性薄膜の成長を数十nm～数μmの膜厚で成膜して、断面TEMを観察したのもで、直径数十nmの柱状結晶性シリコンが成長している事を確認できる<sup>(3)</sup>。結晶性の縞模様は表面からSiO<sub>2</sub>界面まで同じ縞模様で届いており、膜厚方向に単一の柱状結晶が林立している事を示唆している。図2-2は、柱の結晶配向を微小電子線回折により確認したもので、柱ごとに結晶配向は異なっているが、a)とb)、c)とd)は、それぞれ同じ回折パターンを示しており、同一の柱状結晶に関しては、成長界面から表面まで同じ結晶配向である事を確認している<sup>(3)</sup>。すなわち、直径数十nmの単結晶の柱が成長界面から表面まで伸びて林立している状態であると考えられる。

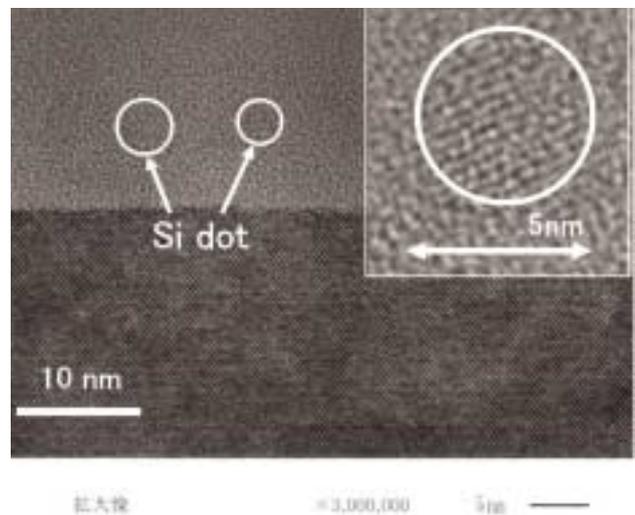


図1 ナノ結晶化シリコンの形成<sup>(2)</sup>

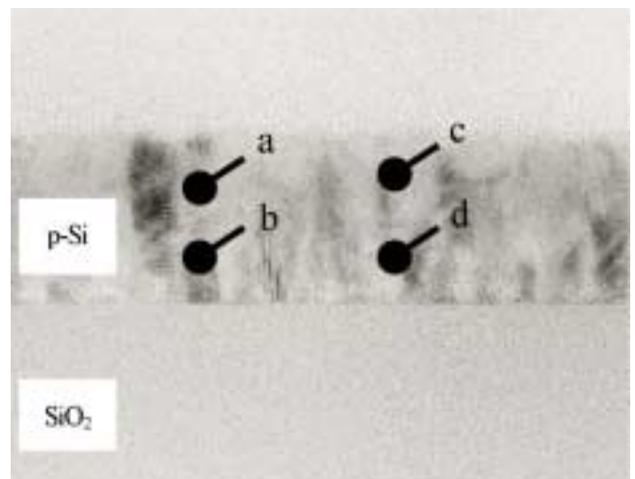


図2-1 結晶性柱状シリコンの断面TEM写真<sup>(3)</sup>

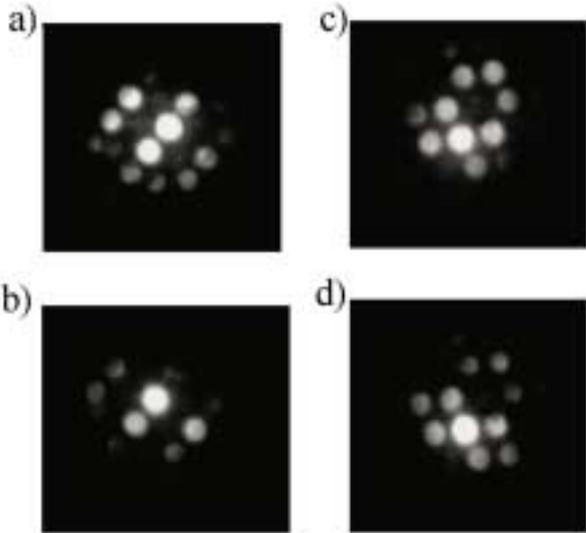


図2 - 2 微小領域電子線回折像<sup>(3)</sup>

### 3. 開発の状況

#### (フローティングゲートメモリへの応用)

本項ではフローティングゲートメモリへの応用可能性を検討した結果について紹介する。通常のフローティングゲートメモリは図3に示すようにゲート絶縁膜の中にプレート状の多結晶シリコンを配置（これをフローティングゲートと呼ぶ）して、このフローティングゲートに電荷を注入・蓄積する事でメモリとして機能する。近年の高集積化・大容量化の要求に伴い、微細化が進行し、スケール則に従って、ゲート長が短くなると共に、ゲート絶縁膜の厚さを薄くする事が必要であるが、メモリの保持時間・信頼性の確保のために、ゲート絶縁膜を薄くする事ができなくなりつつある。フローティングゲート下の絶縁膜に一箇所でも欠陥が生成されると、そこを通してフローティングゲートに蓄積した全ての電荷が基板側に流れて失われてしまい、情報を保持できなくなってしまう。そこで、このプレート状のフローティングゲートを図4に示すようにドット状のnc-Siに代替する事で信頼性が向上すると考えられる。すなわち、ゲート絶縁膜に欠陥が生成しても失われる電荷は直上の一つのnc-Siに保持された電荷のみで、他の全てのnc-Siに蓄積された電荷はそのまま保持されるため、メモリーとしての機能は失われず、高信頼性を維持できる事になる。

図5は、Si基板上にnc-Siを形成した際の原子間力顕微鏡（AFM）による表面観察像でドット密度は $8 \times 10^{11}$ 個/cm<sup>2</sup>程度と見積もられた<sup>(4)</sup>。図6は断面TEM観察像で、単層で緻密にnc-Siが生成されている事が確認できる<sup>(4)</sup>。これをもとにnc-Si上にコントロール絶縁膜を形成し図4に示すような電界効果トランジスタ（FET）を作製した<sup>(2)</sup>。

図7は、nc-Siを挿入せずに作製したFETのリファレン

ス特性で、ゲート電圧を上下しても同じスロープを描いている事が確認できる<sup>(2)(4)</sup>。図8は、絶縁膜の間にnc-Siを挿入して作製したFETの伝達特性でゲート電圧の上下に対して昇りと降りて違うルートをとる。すなわち、フローティングゲートとして挿入したnc-Siに電荷が蓄積される事により、実効ゲート電圧が変化し、メモリとして機能していることが確認できた<sup>(2)(4)</sup>。

今後、nc-Siの粒径や密度の制御性の向上、絶縁膜や界面の低欠陥化等の開発を推進し、大学やユーザ企業の方々とともに実用デバイスとしての様々な課題を解決していきたいと考えている。



図3 従来タイプのフローティングゲートメモリー

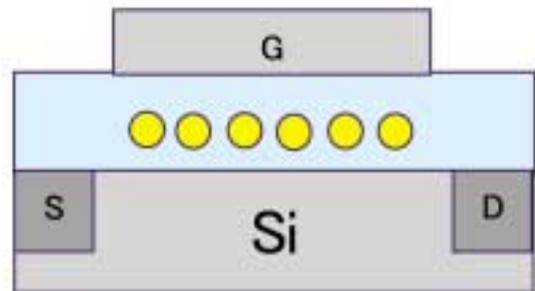


図4 nc-Siを埋め込んだフローティングゲートメモリー

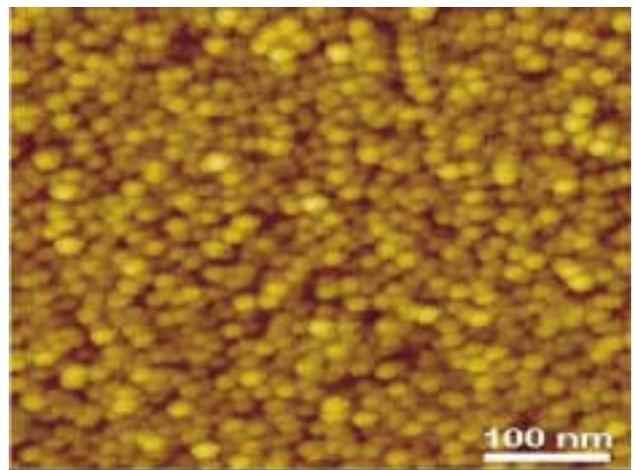


図5 原子間力顕微鏡による表面観察像<sup>(4)</sup>

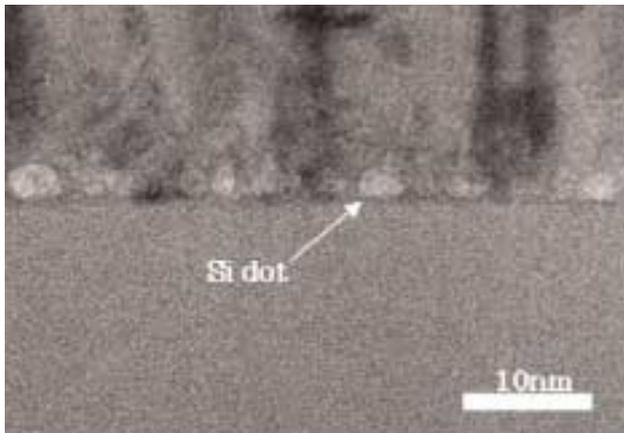


図6 断面TEM像<sup>(4)</sup>

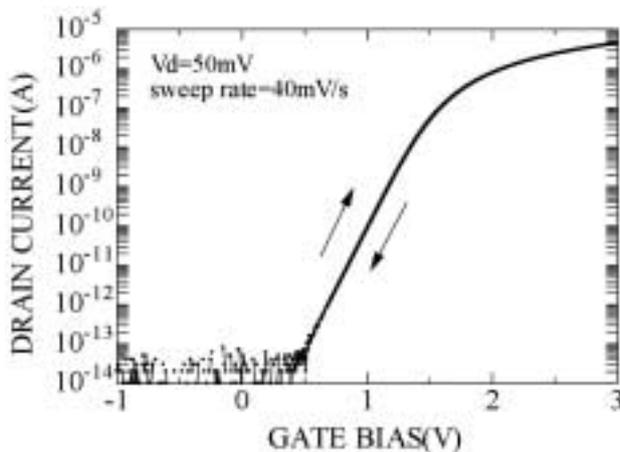


図7 nc-Siを挿入しない場合のFET特性<sup>(2)(4)</sup>

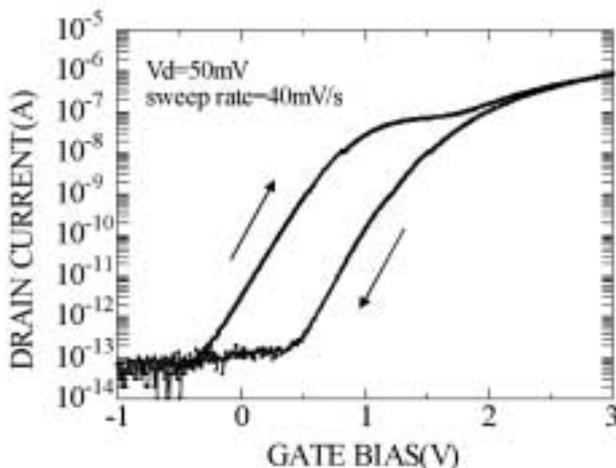


図8 nc-Siを挿入した場合のFET特性<sup>(2)(4)</sup>

#### 4. 開発の状況 (弾道電子面放出型電子源 (BSD) への応用)

本項では弾道電子面放出型電子源 (BSD) への応用可能性を検討した結果について紹介する。

図2で示した結晶性柱状シリコンに、ある処理を施すと図9の断面TEM観察像で示すようなnc-Siが連なったチェーン構造を形成する事が明らかになった。この連なるnc-Si方向に電界を掛けると量子化準位に存在する電子が共鳴トンネルを起こしながら散乱を受けずに(すなわち弾道的に)固体中で加速され、このとき表面側の電極を薄く形成して真空中に設置すると、電子が電極を通り抜けて真空中に放出される。1995年に越田らによって発見された弾道電子放出現象を応用した冷陰極電子源技術で、弾道電子面放出型電子源 (BSD) と呼称されるようになった<sup>(5)</sup>。

図10は、結晶性柱状シリコンを用いてBSD電子源を作製し、エミッション電流特性を評価した一例である<sup>(6)</sup>。電子放出は印加電圧6V程度から始まり15V程度の印加電圧で1mA/cm<sup>2</sup>程度に達する。電子放出の始まる6Vという値は、BSD電子源の表面電極の仕事関数に近い値で、印加された電圧が効率よく電子を引き出していると言える。また、電子放出効率は2%程度である。これらの値はFEDへの応用を想定した場合、十分実用に耐え得る特性である。

図11では、BSDでの電子放出の直進性を確認するため、電子源と蛍光体プレートの距離を変化させてその直進性を確認した<sup>(6)</sup>。1mmの電子源から放出された電子は距離を徐々に離しても蛍光パターンは電子源のサイズとほぼ同じサイズのままである事から、本方式の電子の直進性はきわめて高いことが確認された。これは、BSD電子源が、電界集中の起きた先端からの電子放出ではなく、固体中の均質な電界によって加速された電子による電子放出に起因しているからであると考えられる。FEDへの応用を想定した場合、高精細な画面を構成する際、集束電極等の構造物や特別の工夫を凝らすことなく実現できる事を意味している。

図12は、真空度を変化させたときのエミッション電流の変化を測定した結果で、高真空から低真空 (10<sup>-3</sup>~10<sup>2</sup>Pa) にわたる広い範囲で安定したエミッション電流特性を示す事が確認できた<sup>(7)</sup>。さらに真空度を悪くして大気圧までもどしても電子電流の測定が可能である。これは、BSD電子源が電子の加速は固体中で行い金属電極を介して真空中に電子を放出する、電子加速部分が容易に侵されない固有の構造に起因しているからであると考えられる。すなわち、特別な真空を必要としない電子源として、応用の広がりが期待される。

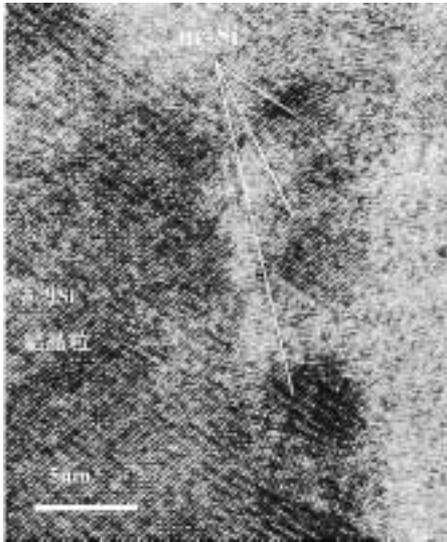


図9 ナノ結晶化構造の断面TEM写真<sup>(6)</sup>  
出典：菟田卓哉「FEDがわかる本」(工業調査会)

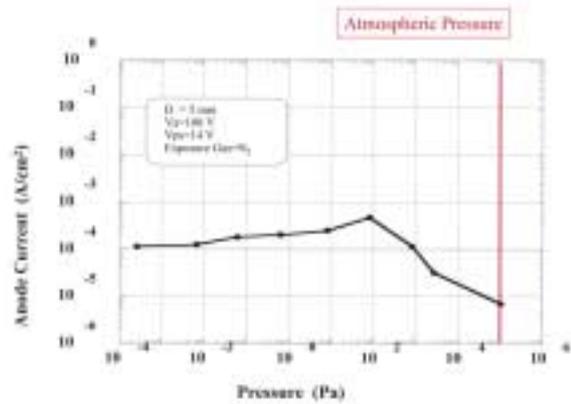


図12 弾道電子放出の真空度依存性<sup>(7)</sup>  
松下電工株式会社 先行技術開発研究所提供

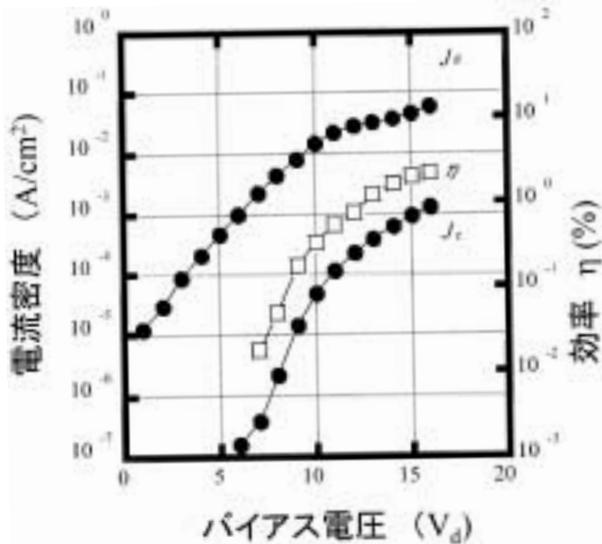


図10 エミッション電流 (Je) 特性<sup>(6)</sup>  
出典：菟田卓哉「FEDがわかる本」(工業調査会)



図13 7.6インチ試作ディスプレイ<sup>(6)</sup>  
出典：菟田卓哉「FEDがわかる本」(工業調査会)

図13は、結晶性柱状シリコンを用いてBSD電子源を作製し、ディスプレイまでを試作した一例である<sup>(6)</sup>。対角7.6インチのフルカラーBSDパネルで、電子源基板と蛍光体基板の距離を3mm程度取り、収束電極等を中間に入れなくても、にじみのない画像が得られる事が確認された。すなわち、高精細化に容易に対応できる実力を備えていると言う事であり、単純な構造でFEDが実現できる事から、将来の大画面化にも容易に対応できる可能性を示した事になる。

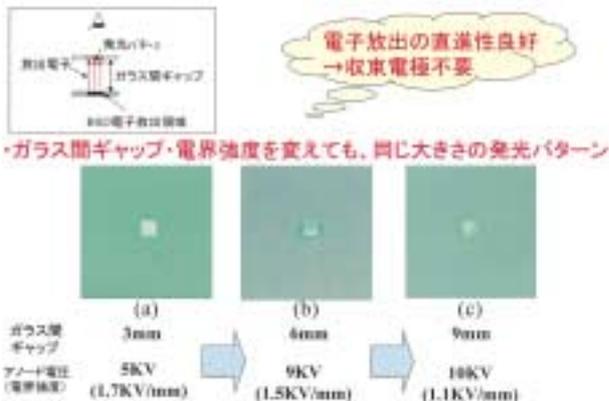


図11 弾道電子放出の直進性<sup>(6)</sup>  
出典：菟田卓哉「FEDがわかる本」(工業調査会)

## 5. あとがき

当社のユニークな結晶性シリコン成膜技術を応用して、将来の技術革新が期待される半導体メモリ分野とフラットパネルディスプレイ分野に向けた応用開発の事例を紹介した。nc-Siは、フラッシュメモリ等、フローティングゲートメモリを延命かつ大容量化する技術であり、基礎的な電子の充放電特性から、メモリとしての使用可能性を示した。一方、柱状Siは、ナノ結晶化することで電子源として動作し、ディスプレイまで試作して、大型FEDあるいは小型高精細ディスプレイ用電子源としての可能性を示した。これら以外にも様々なフィールドで、nc-Si、結晶性柱状シリコンの応用展開が期待される。地球環境保護と産業の発展のために、当社のユニークな結晶性シリコンを応用展開していきたい。本研究の一部は近畿経済産業局の補助金制度を受けて実施した。

## 参考文献

- (1) Y. Setsuhara, A. Ebe, T. Shoji, S. Sugiura, K. Takahashi, K. Ono, Proc. Plasma Science Symposium 2005/22nd Symposium on Plasma Processing, Nagoya (2005), 523-524.
- (2) K. Ichikawa, P. Panchaipetch, H. Yano, T. Hatayama, Y. Uraoka, T. Fuyuki, E. Takahashi, T. Hayashi and K. Ogata; Jpn. J. Appl. Phys. 44 (2005) L836.
- (3) H. Kirimura, K. Kubota, E. Takahashi, S. Kishida, K. Ogata, Y. Uraoka, T. Fuyuki; J. Appl. Phys. 43 (2004) 7929.
- (4) 市川 和典, 向 正人, P. パンチャイペッチ, 矢野 裕司, 畑山 知亮, 浦岡 行治, 冬木 隆, 高橋 英治, 林 司, 緒方 潔; (社)電子情報通信学会, SDM研究会(2004).
- (5) N.Koshida, T.Ozaki, X.Sheng and H.Koyama; Jpn. J. Appl. Phys. 34(1995)L705.
- (6) 菰田卓哉; 「FEDがわかる本」, 工業調査会(2005).
- (7) 松下電工株式会社 先行技術開発研究所 提供

## 執筆者紹介



林 司 Tsukasa Hayashi  
技術開発研究所  
プロセス研究センター  
次長



東名敦志 Atsushi Tomyo  
技術開発研究所  
プロセス研究センター  
ビーム・プラズマ応用第3グループ



稲実 宏 Hiroshi Inami  
技術開発研究所  
プロセス研究センター  
ビーム・プラズマ応用第1グループ 主任



渡邊哲也 Tetsuya Watanabe  
技術開発研究所  
プロセス研究センター  
ビーム・プラズマ応用第1グループ 主任



高橋英治 Eiji Takahashi  
技術開発研究所  
プロセス研究センター  
ビーム・プラズマ応用第3グループ グループ長



久保田清 Kiyoshi Kubota  
技術開発研究所  
プロセス研究センター  
ビーム・プラズマ応用第2グループ グループ長



緒方 潔 Kiyoshi Ogata  
技術開発研究所  
プロセス研究センター  
部長